

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-324535

**(43)Date of publication of application : 13.11.1992**

(51)Int.Cl.

**G06F 11/18**

**G06F 15/16**

(21)Application number : 03-094560

(71)Applicant : NEC CORP

(22)Date of filing : 25.04.1991

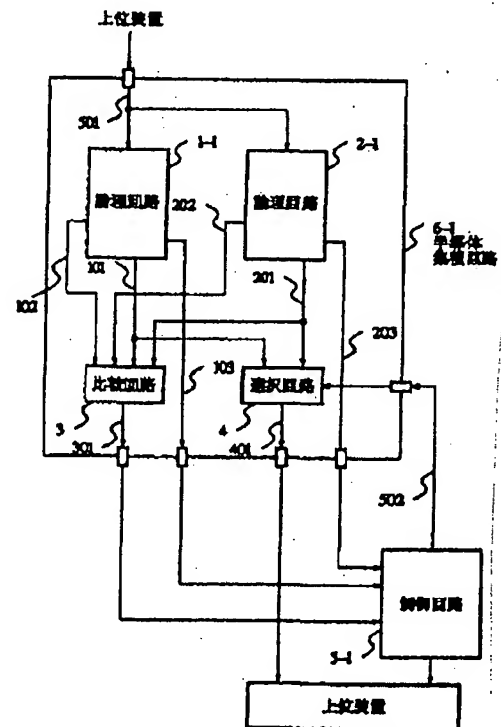
(72)Inventor : YAMAMOTO KENTARO

### (54) DUPLEX CIRCUIT

(57)Abstract:

**PURPOSE:** To improve the serviceability and reliability of a duplex circuit.

CONSTITUTION: A comparator circuit 3 compares the outputs of two logic circuit 1-1 and 2-1 or signals at the same point in the two logic circuits with each other and outputs a coincidence or uncoincidence signal. A selection circuit 4 selects one of the outputs of the two logic circuits. When the comparator circuit 3 detects uncoincidence, a control circuit 5-1 instructs a host device to diagnose the two logic circuits by using an input and output signals 501 and 401 while the circuit 5-1 instructs the circuit 4 to select one of the outputs of the two logic circuits. The two logic circuits individually detect circuit abnormality and output abnormal signals 103 and 203. Upon receiving the abnormal signals, the control circuit 5-1 masks the uncoincidence signal 301 outputted from the comparator circuit 3 and, at the same time, instructs the selection circuit 4 to select the output of the normal logic circuit.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-324535

(43) 公開日 平成4年(1992)11月13日

(51) Int.Cl.<sup>3</sup>

G 0 6 F 11/18  
15/16

識別記号

3 1 0 A 7832-5B  
4 7 0 R 9190-5L

序内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数 2 (全 4 頁)

(21) 出願番号 特願平3-94560

(22) 出願日 平成3年(1991)4月25日

(71) 出願人 000004237

日本電気株式会社  
東京都港区芝五丁目7番1号

(72) 発明者 山本 健太郎

東京都港区芝五丁目7番1号日本電気株式  
会社内

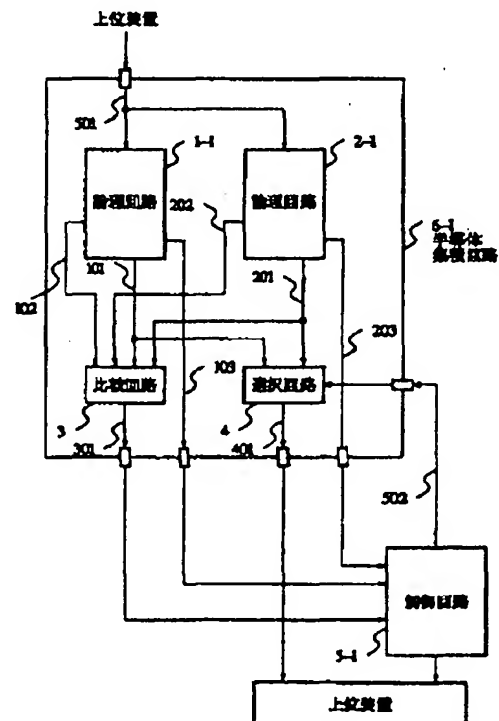
(74) 代理人 弁理士 内原 晋

(54) 【発明の名称】 二重化回路

(57) 【要約】

【目的】二重化回路のサービス性や、信頼性を向上させる

【構成】比較回路3は2つの論理回路1-1、2-1の出力または2つの論理回路内の同一ポイントでの信号を比較し一致不一致の信号を出力する。選択回路4は2つの論理回路の出力のうち一方を選択する。比較回路で不一致が検出されると制御回路5-1は選択回路4に指示して2つの論理回路の出力を選択しながら上位装置に入力信号501と出力信号401により2つの論理回路の診断をさせる。2つの論理回路はそれぞれ個別に回路異常を検出し異常信号103と203を出力する。制御回路5-1はこの異常信号を受信すると比較回路3から出力される不一致信号301をマスクするとともに選択回路4に正常側の論理回路の出力を選択するように指示する。



## 【特許請求の範囲】

【請求項1】システム内に同一機能を有する2つの論理回路と、前記2つの論理回路の出力または前記2つの論理回路内の同一ポイントでの信号を比較し一致不一致の信号を出力する比較回路と、前記2つの論理回路の出力のうち一方を選択する選択回路と、前記各回路を制御する制御回路とを有し、前記比較回路で不一致が検出されると前記制御回路は不一致信号を受けて上位装置を介して前記システムをリトライ又は動作停止させ前記動作停止後前記選択回路に指示して論理回路の出力を選択しながら前記上位装置に前記2つの論理回路の診断をさせる診断制御手段を有する二重化回路において、前記2つの論理回路はそれぞれ個別に回路異常を検出し異常信号を出力する異常検出手段を有し、前記制御回路は前記異常信号を受信すると前記比較回路から出力される前記不一致信号をマスクするとともに前記選択回路に前記正常側の論理回路の出力を選択するように指示する選択指示手段を有することを特徴とする二重化回路。

【請求項2】前記制御回路が前記2つの論理回路から前記異常信号を受信すると前記診断制御手段を実行させる手段を有することを特徴とする請求項1記載の二重化回路。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は二重化回路に関し、特に信頼性とサービス性を向上させた二重化回路に関する。

## 【0002】

【従来の技術】従来の二重化回路について図2を用いて説明する。

【0003】図2に示す二重化回路は、同一機能を有する2つの論理回路1-2及び2-2と論理回路1-2および2-2の出力または論理回路内の同一ポイントでの信号を比較し、一致、不一致の信号を出力する比較回路3と、論理回路1-2および2-2の出力のうち一方を選択する選択回路4と、各回路を制御する制御回路5-2とから構成され、論理回路1-2および2-2、比較回路3、選択回路4が1つの半導体集積回路6-2に収容されていた。

【0004】次に、動作について説明す。

【0005】システムの立上げ試験時に、まず制御回路5-2は選択信号502を選択回路4へ送出し、論理回路1-2の出力101が出力信号401となる様に選択し、入力信号501と出力信号401とにより、図示していない外部機能により論理回路1-2の機能試験を行う。次に、論理回路1-2の試験が終了すると、制御回路5-2は選択信号502により、論理回路2-2の出力201が出力信号401となる様に選択し、論理回路1-2と同様に機能試験を行う。機能試験の結果、論理回路1-2、2-2がともに正常であれば、立上げ試験終了後はサービスインに入り比較回路3を使用して二重

化動作を行う。

【0006】比較回路3では論理回路1-2からの出力101と論理回路2-2からの出力201が一致しているかどうかの比較と、論理回路1-2および2-2内の同一ポイントでの信号102および202が一致しているかどうかの比較を行い、各信号のうち1信号でも一致していなければ、不一致信号301を出力する。制御回路5-2は不一致信号301を受信すると、システムをリトライさせ、同じ結果の場合は動作を停止させる。

【0007】次に、制御回路5-2は立上げ試験時と同様に論理回路1-2と論理回路2-2の機能試験を行う。機能試験の結果、一方の論理回路のみが正常の場合には、制御回路5-2は選択信号502により正常な論理回路側の出力信号を固定的に選択する様にし、システムを再立上げさせる。同時に比較回路3から出力される不一致信号301をマスクして動作に影響がないようにする。即ち、二重化回路の片方を無効化する。

【0008】機能試験の結果、両方の論理回路が異常の場合には、半導体集積回路6は全体が異常とみなされ、システム立上げ動作を中止する。

## 【0009】

【発明が解決しようとする課題】上述した従来の二重化回路は、比較回路で不一致を検出すると、制御回路は一旦システム動作を停止させて機能試験を行い、正常な論理回路を判別してから再立上げを行うため、再立上げ完了まで時間がかかり、システムのサービス性や、信頼性を低下させるという欠点があった。

【0010】本発明の目的は、論理回路単独で検出可能な障害は論理回路自身で検出できるようにし、制御回路を介した正常な論理回路による再立上げを速くし、システムのサービス性や、信頼性を向上させることにある。

## 【0011】

【課題を解決するための手段】第1の発明は、システム内に同一機能を有する2つの論理回路と、前記2つの論理回路の出力または前記2つの論理回路内の同一ポイントでの信号を比較し一致不一致の信号を出力する比較回路と、前記2つの論理回路の出力のうち一方を選択する選択回路と、前記各回路を制御する制御回路とを有し、前記比較回路で不一致が検出されると前記制御回路は不一致信号を受けて上位装置を介して前記システムをリトライ又は動作停止させ前記動作停止後前記選択回路に指示して論理回路の出力を選択しながら前記上位装置に前記2つの論理回路の診断をさせる診断制御手段を有する二重化回路において、前記2つの論理回路はそれぞれ個別に回路異常を検出し異常信号を出力する異常検出手段を有し、前記制御回路は前記異常信号を受信すると前記比較回路から出力される前記不一致信号をマスクするとともに前記選択回路に前記正常側の論理回路の出力を選択するように指示する選択指示手段を有することを特徴とする。

3

【0012】さらに、第2の発明は、前記制御回路が前記2つの論理回路から前記異常信号を受信すると前記診断制御手段を実行させる手段を有することを特徴とする。

【0013】

【実施例】次に、本発明の実施例について図面を参照して説明する。

【0014】図1は本発明の二重化回路の一実施例を示すブロック図である。

【0015】本実施例の二重化回路は、同一機能を有する2つの論理回路1-1及び2-1と、論理回路1-1および2-1の出力または論理回路内の同一ポイントでの信号を比較し、一致、不一致の信号を出力する比較回路3と、論理回路1-1および2-1の出力のうち一方を選択する選択回路4と、各回路を制御する制御回路5-1とから構成され、論理回路1-1および2-1、比較回路3、選択回路4が1つの半導体集積回路6-1に収容されている。

【0016】次に、動作について説明す。

【0017】システムの立上げ試験時に、まず制御回路5-1は選択信号502を選択回路4へ送出し、論理回路1-1の出力101が出力信号401となる様に選択し、入力信号501と出力信号401とにより、図示していない外部機能により論理回路1-1の機能試験を行う。次に、論理回路1-1の試験が終了すると、制御回路5-1は選択信号502により、論理回路2-1の出力201が出力信号401となる様に選択し、論理回路1-1と同様に機能試験を行う。機能試験の結果、論理回路1-1、2-1がともに正常であれば、立上げ試験終了後はサービスインに入り二重化動作を行う。

【0018】サービスインに入ると比較回路3では論理回路1-1からの出力101と論理回路2-1からの出力201が一致しているかどうかの比較と、論理回路1-1および2-1内の同一ポイントでの信号102および202が一致しているかどうかの比較を行い、各信号のうち1信号でも一致していなければ、不一致信号301を出力する。制御回路5-1は不一致信号301を受信すると、システムをリトライさせ、同じ結果の場合は動作を停止させる。

【0019】次に、制御回路5-1は立上げ試験時と同様に論理回路1-1と論理回路2-1の機能試験を行う。機能試験の結果、一方の論理回路のみが正常の場合には、制御回路5-1は選択信号502により正常な論

4

理回路側の出力信号を固定的に選択する様にし、システムを再立上げさせる。同時に比較回路3から出力される不一致信号301をマスクして動作に影響がないようにする。即ち、二重化回路の片方を無効化する。

【0020】機能試験の結果、両方の論理回路が異常の場合には、半導体集積回路6-1は全体が異常とみなされ、システム立上げ動作を中止する。

【0021】一方、論理回路1-1、2-1はそれぞれ個別に回路異常を検出し、それぞれ異常信号103、203を制御回路5-1に送出する機能を有している。即ち、回路異常の大部分は論理回路1-1、2-1と比較回路3で別々に検出できるが、2ビットパリティエラーのように通常は比較回路3でしか検出されないエラーもある。

【0022】制御回路5-1は、異常信号103又は203を受信すると、比較回路3から出力される不一致信号301をマスクするとともに、選択信号502により選択回路4で異常が検出された論理回路の出力が選択されないようにし、リトライや動作停止を行わずに、正常側の論理回路が選択されサービスが続行されるようにする。

【0023】尚、正常側の論理回路からも異常信号を受けた場合は、リトライ及び動作停止の処置を行う。

【0024】

【発明の効果】以上説明したように、本発明の二重化回路は、論理回路単独で検出可能な障害は論理回路自身で検出できるようにし、障害が検出されると制御回路を介して正常な論理回路によりサービスを継続できるようにしたことにより、システムのサービス性や、信頼性を向上させること出来る効果がある。

【図面の簡単な説明】

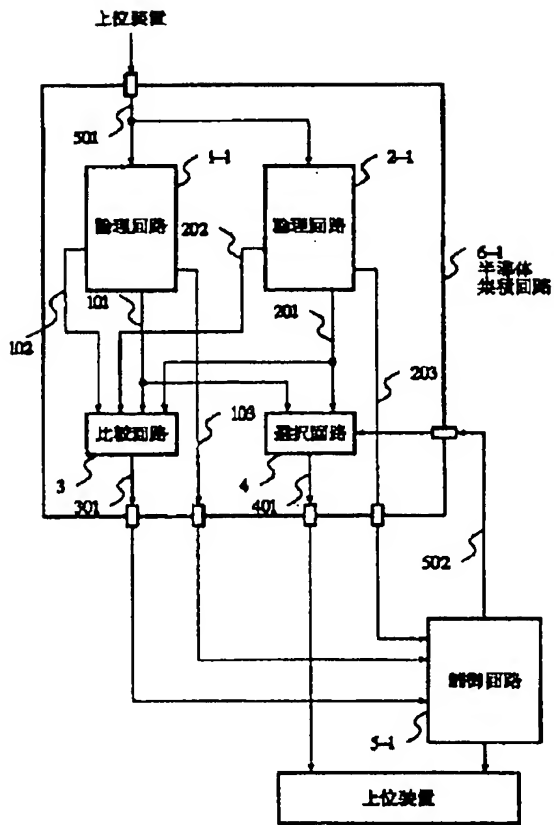
【図1】本発明の二重化回路の一実施例を示すブロック図である。

【図2】従来の二重化回路の一実施例を示すブロック図である。

【符号の説明】

1-1, 1-2	論理回路
2-1, 2-2	論理回路
3	比較回路
4	選択回路
5-1, 5-2	制御回路
6-1, 6-2	半導体集積回路

【図1】



【図2】

